

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-076600

(43)Date of publication of application : 15.03.2002

(51)Int.Cl.

H05K 3/34

B41F 15/08

B41F 15/36

(21)Application number : 2000-253565

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 24.08.2000

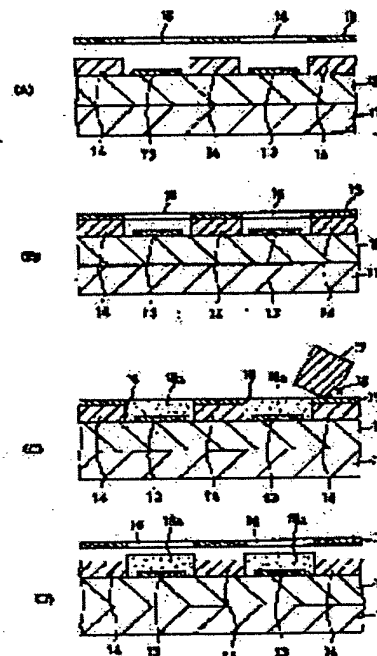
(72)Inventor : KOSUGI TOMOYUKI

## (54) METHOD OF PRINTING CONDUCTIVE PASTE

## (57)Abstract:

PROBLEM TO BE SOLVED: To perform die plate release smoothly even if fine pitch process is advanced at the time of printing solder paste onto a connection terminal on a substrate using a print mask.

SOLUTION: A resist film 14 is provided on a substrate 12 around a connection terminal 13 provided on a substrate 12. The resist film 14 is 50-100  $\mu\text{m}$  thick and thicker than the connection terminal 13 while a print mask 15 is 20-40  $\mu\text{m}$  thick and thinner than the resist film 14. Since the print mask 15 is made relatively thin, die plate release can be performed smoothly even if fine pitch process is advanced.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-76600

(P2002-76600A)

(43) 公開日 平成14年3月15日 (2002.3.15)

(51) Int.Cl.	識別記号	F I	ターミナル(参考)
H 0 5 K 3/34	5 0 5	H 0 5 K 3/34	5 0 5 C 2 C 0 3 5 5 0 5 D 5 E 3 1 9
B 4 1 F 15/08 15/36	3 0 3	B 4 1 F 15/08 15/36	3 0 3 E Z

審査請求 未請求 請求項の数 3 O L (全 4 頁)

(21) 出願番号 特願2000-253565(P2000-253565)

(22) 出願日 平成12年8月24日 (2000.8.24)

(71) 出願人 000001443

カシオ計算機株式会社

東京都渋谷区本町1丁目6番2号

(72) 発明者 小杉 智之

東京都青梅市今井3丁目10番地6 カシオ  
計算機株式会社青梅事業所内

(74) 代理人 100073221

弁理士 花輪 義男

Fターム(参考) 2C035 AA06 FC07 FD01 FF22

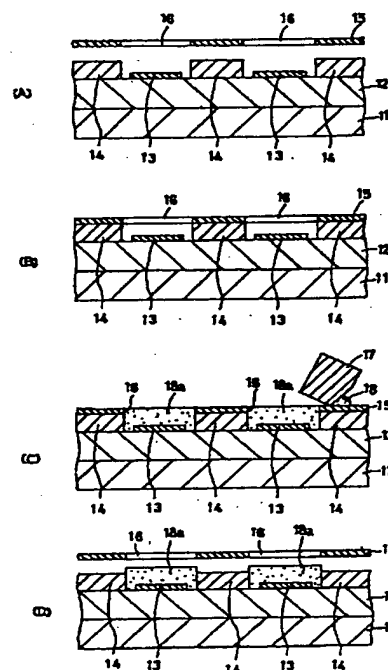
5E319 AC01 BB05 CD29 GG01

(54) 【発明の名称】 導電ペーストの印刷方法

(57) 【要約】

【課題】 基板の接続端子上に半田ペーストを印刷マスクを用いて印刷する際に、ファインピッチ化が進んでも、版離れをスムーズに行うことができるようにする。

【解決手段】 基板12上に設けられた接続端子13の周囲における基板12上にはレジスト膜14が設けられている。レジスト膜14の膜厚は接続端子13の膜厚よりも厚くて50～100μm程度であり、印刷マスク15の膜厚はレジスト膜14の膜厚よりも薄くて20～40μm程度である。このように、印刷マスク15の膜厚をある程度薄くしているため、ファインピッチ化が進んでも、版離れをスムーズに行うことができる。



## 【特許請求の範囲】

【請求項1】 基板上に設けられた接続端子の周囲における前記基板上に設けられたレジスト膜上に印刷マスクを密接させて前記接続端子上に導電ペーストを印刷するに際し、前記レジスト膜の膜厚を前記接続端子の膜厚よりも厚くし、且つ、前記印刷マスクの膜厚を前記レジスト膜の膜厚よりも薄くしたことを特徴とする導電ペーストの印刷方法。

【請求項2】 請求項1に記載の発明において、前記レジスト膜の膜厚は50～100 $\mu$ m程度であり、前記印刷マスクの膜厚は20～40 $\mu$ m程度であることを特徴とする導電ペーストの印刷方法。

【請求項3】 請求項1または2に記載の発明において、前記導電ペーストは半田ペーストであることを特徴とする導電ペーストの印刷方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、半田ペースト等からなる導電ペーストの印刷方法に関する。

## 【0002】

【従来の技術】例えば、LGA (land grid array) や QFP (quad flat package) 等の電子部品を基板上に表面実装する場合、電子部品の接続端子を基板の接続端子に、基板の接続端子上に予め印刷された半田ペーストを介して接合することがある。

【0003】次に、従来のこのような場合の半田ペーストの印刷方法の一例について、図2を参照して説明する。まず、図2(A)に示すように、ステージ1上に基板2を載置する。基板2上の所定の箇所には接続端子3が設けられ、接続端子3の周囲における基板2上にはレジスト膜4が設けられている。ステージ1の上方には印刷マスク5が配置されている。印刷マスク5の接続端子3に対応する部分には開口部6が設けられている。この場合、レジスト膜4の膜厚は接続端子3の膜厚とほぼ同じで20～40 $\mu$ m程度であり、印刷マスク5の膜厚は50 $\mu$ m程度である。

【0004】次に、図2(B)に示すように、ステージ1を基板2と共に上昇させ、レジスト膜4の上面を印刷マスク5の下面に密接させる。次に、図2(C)に示すように、印刷マスク5上においてスキージ7を移動させて半田ペースト8の印刷を行うことにより、印刷マスク5の開口部6内における接続端子3上に半田ペースト8aを印刷する。次に、図2(D)に示すように、ステージ1を基板2と共に下降させ、版離れを行う。このとき、ステージ1の下降速度を遅くすることにより、版離れがスムーズに行われるようにする。かくして、基板1の接続端子3上に半田ペースト8aが印刷される。

## 【0005】

【発明が解決しようとする課題】しかしながら、従来のこのような半田ペーストの印刷方法では、ファインピッ

チ化が進むと、印刷マスク5の開口部6の面積が小さくなり、この小さい開口面積と印刷マスク5の50 $\mu$ m程度と比較的厚い膜厚との関係で、ステージ1の下降速度を遅くしても、版離れが悪くなり、基板1の接続端子3上に印刷された半田ペースト8aの印刷形状が悪化し、当該半田ペースト8aを介する接合の信頼性が低下してしまうことがある。この発明の課題は、ファインピッチ化が進んでも、版離れをスムーズに行うことができるようにすることである。

## 【0006】

【課題を解決するための手段】請求項1に記載の発明は、基板上に設けられた接続端子の周囲における前記基板上に設けられたレジスト膜上に印刷マスクを密接させて前記接続端子上に導電ペーストを印刷するに際し、前記レジスト膜の膜厚を前記接続端子の膜厚よりも厚くし、且つ、前記印刷マスクの膜厚を前記レジスト膜の膜厚よりも薄くしたものである。請求項2に記載の発明は、請求項1に記載の発明において、前記レジスト膜の膜厚を50～100 $\mu$ m程度とし、前記印刷マスクの膜厚を20～40 $\mu$ m程度としたものである。請求項3に記載の発明は、請求項1または2に記載の発明において、前記導電ペーストとして半田ペーストを用いるようにしたものである。そして、請求項1に記載の発明によれば、レジスト膜の膜厚を接続端子の膜厚よりも厚くし、且つ、印刷マスクの膜厚をレジスト膜の膜厚よりも薄くしているため、すなわち、印刷マスクの膜厚をある程度薄くしているため、ファインピッチ化が進んでも、版離れをスムーズに行うことができる。

## 【0007】

【発明の実施の形態】次に、この発明の一実施形態における半田ペースト（導電ペースト）の印刷方法について、図1を参照して説明する。まず、図1(A)に示すように、ステージ11上に基板12を載置する。基板12上の所定の箇所には接続端子13が設けられ、接続端子13の周囲における基板12上にはレジスト膜14が設けられている。ステージ11の上方には印刷マスク15が配置されている。印刷マスク15の接続端子13に対応する部分には開口部16が設けられている。この場合、接続端子13の膜厚は30 $\mu$ m程度であり、レジスト膜14の膜厚は接続端子13の膜厚よりも厚くて50～100 $\mu$ m程度であり、印刷マスク15の膜厚はレジスト膜14の膜厚よりも薄くて20～40 $\mu$ m程度である。

【0008】次に、図1(B)に示すように、ステージ11を基板12と共に上昇させ、レジスト膜14の上面を印刷マスク15の下面に密接させる。次に、図1(C)に示すように、印刷マスク15上においてスキージ17を移動させて半田ペースト18の印刷を行うことにより、印刷マスク15の開口部16内における接続端子13上に半田ペースト18aを印刷する。次に、図1

(D)に示すように、ステージ11を基板12と共にゆっくりと下降させ、版離れを行う。かくして、基板11の接続端子13上に半田ペースト18aが印刷される。

【0009】ところで、この実施形態では、レジスト膜14の膜厚を50～100 $\mu$ m程度と接続端子13の膜厚よりも厚くし、印刷マスク15の膜厚を20～40 $\mu$ m程度とレジスト膜14の膜厚よりも薄くしているのので、すなわち、印刷マスク15の膜厚をある程度薄くしているのので、ファインピッチ化が進んでも、版離れをスムーズに行うことができる。この結果、基板11の接続端子13上に印刷された半田ペースト18aの印刷形状が安定し、当該半田ペースト18aを介する接合の信頼性を良くすることができる。

【0010】また、印刷マスク15の膜厚が20～40 $\mu$ m程度と比較的薄いので、レジスト膜14上に突出された半田ペースト18aの突出高さも20～40 $\mu$ m程度と比較的低くなる。この結果、半田ペースト18aが周囲に流動しても、その流動範囲を比較的小さくすることができる。これに対し、図2に示す従来例の場合には、印刷マスク5の膜厚が50 $\mu$ m程度と比較的厚いので、半田ペースト8aの高さも50 $\mu$ m程度と比較的高くなり、周囲に流動すると、流動範囲が比較的大きくなるので、ファインピッチ化が進むと、隣接する半田ペースト8a間でショートが発生するおそれがある。

【0011】なお、上記実施形態において、レジスト膜14を各接続端子13の終縁部に重合するように形成し、半田ペースト8aを接続端子13上にのみ設けるようにしてもよい。

【0012】

【発明の効果】以上説明したように、この発明によれば、印刷マスクの膜厚をある程度薄くしているのので、ファインピッチ化が進んでも、版離れをスムーズに行うことができ、ひいては基板の接続端子13上に印刷された導電ペーストの印刷形状が安定し、当該導電ペーストを介する接合の信頼性を良くすることができる。

【図面の簡単な説明】

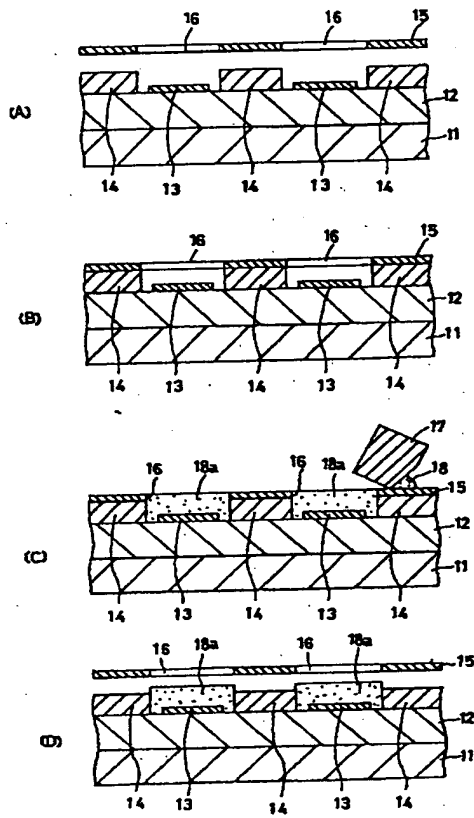
【図1】(A)～(D)はそれぞれこの発明の一実施形態における半田ペーストの各印刷工程を示す断面図。

【図2】(A)～(D)はそれぞれ従来の半田ペーストの各印刷工程を示す断面図。

【符号の説明】

- 11 ステージ
- 12 基板
- 13 接続端子
- 14 レジスト膜
- 15 印刷マスク
- 16 開口部
- 17 スキージ
- 18、18a 半田ペースト

【図1】



【図2】

